



Plano de Ensino

1. Dados de Identificação

Curso: Ciência da Computação

Turno: Matutino

Componente Curricular: Organização de Computadores

Fase: 3

Ano/Semestre: 2014/1

Numero de Créditos: 4

Carga horária - Hora Aula: 72

Carga horária - Hora Relógio: 60

Professor: Emilio Wuerges

2. Objetivo Geral do Curso

O curso tem por objetivo a formação integral de novos cientistas e profissionais da computação, os quais deverão possuir conhecimentos técnicos e científicos e serem capazes de aplicar estes conhecimentos, de forma inovadora e transformadora, nas diferentes áreas de conhecimento da Computação. Adicionalmente, os egressos do curso deverão ser capazes de adaptar-se às constantes mudanças tecnológicas e sociais, e ter uma formação ao mesmo tempo cidadã, interdisciplinar e profissional.

3. Ementa

Tendências tecnológicas na fabricação de CPUs e memórias. CPU: instruções e modos de endereçamento. Formatos de instruções e linguagem de montagem. Simulador e montador. Datapath e unidade de controle. Alternativas de implementação (monociclo, multiciclo, pipeline, superescalar). Execuções e interrupções. Conflitos estruturais, de dados e de controle. Hierarquia de memória e associatividade (cache e TLB). Dispositivos de entrada e saída: tipos, características e sua conexão a CPU e a memória. Comunicação com a CPU (polling, interrupção, DMA).

4. Objetivos

4.1 Objetivos Gerais

Conhecer os principais conceitos envolvidos na concepção da arquitetura e organização dos computadores, sabendo caracterizar e entender o funcionamento interno de um computador, dada uma certa arquitetura, reconhecendo o impacto de cada alternativa sobre fatores como desempenho e custo.

4.2 Objetivos Específicos

Desenvolver programas numa perspectiva do projetista de sistemas:

- Desenvolver programas em linguagem assembly
- Conhecer as ferramentas utilitárias binárias (binutils)
- Conhecer o processo de compilação
- Conhecer as principais otimizações realizadas pelo compilador
- Estimar o impacto da micro-arquitetura no desempenho
- Estimar o impacto da arquitetura de memória no desempenho

5. Cronograma e Conteúdo Programático

Total Parc.	Assunto
10	Panorama atual do mercado Introdução a arquitetura de conjunto de instruções Introdução ao subsistemas de memória Representação de programas
20	Visão do Programador: Arquitetura de conjunto de instruções Programação em linguagem Assembly Suporte em assembly às linguagens de programação
30	Projeto de um processador Processador single cycle Processador multi cycle Modos de endereçamento



Universidade Federal da Fronteira Sul

Total Parc.	Assunto
40	Aceleração com pipeline Hazards estruturais, dados e controle Paralelismo em nível de instrução
50	O subsistema de memória Representação intermediária de programas e alocação de registradores Memórias cache Introdução a sistemas multicore
60	A estrutura de um compilador Principais otimizações
72	Revisão

* O plano e cronograma podem ser alterados pelo professor ao longo do semestre para se adequar a evolução da turma.

6. Procedimentos Metodológicos (estratégias de ensino, equipamentos, entre outros)

O componente será conduzido com aulas práticas e expositivas/dialogadas. A cada conceito apresentado serão realizados exercícios práticos e contextualização baseada em publicações atualizadas.

O horário de atendimento dos estudantes será às segundas e terças-feiras das 13h00 às 14h00.

O reuso de materiais (código fonte) produzidos por outros autores, seja da internet ou de outros colegas é permitido, porém a nota dos trabalhos será proporcional ao conteúdo original.

7. Avaliação do Processo Ensino-Aprendizagem

A avaliação será feita através de trabalhos de implementação e da participação em atividades em sala de aula.

As avaliações serão agrupadas em dois momentos (conforme instrução normativa No. 001/Prograd/2010) Notas Parciais 1 e 2 (NP1 e NP2, respectivamente). A NP1 será composta por diversos trabalhos, pedidos durante o semestre.

A NP2 será composta por um trabalho executado no final da disciplina.

A média final (MF) será calculada como $MF=(NP1+NP2)/2$

8. Recuperação

As recuperações serão feitas através da submissão dos trabalhos após a sua apresentação. A resubmissão de um trabalho substituirá a nota do trabalho em questão.

9. Referências

9.1 Básicas

PATTERSON, David A.; HENNESSY, John L. **Organização e Projeto de Computadores**. Rio de Janeiro: Elsevier, 2005.

STALLINGS, William. **Arquitetura e Organização de Computadores: projeto para o desempenho**. 5. ed. Sao Paulo: Prentice Hall, 2005.

TANENBAUM, Andrew S. **Organização Estruturada de Computadores**. 5. ed. Rio de Janeiro: Prentice-Hall do Brasil, 2006.

9.1 Específicas

MURDOCCA, Miles J. **Introdução à Arquitetura de Computadores**. Rio de Janeiro: Campus, 2001.

HENNESSY, John L. **Arquitetura de Computadores: uma abordagem quantitativa**. Rio de Janeiro: Campus, 2003.

MANO, M. **Computer System Architecture**. Englewood Cliffs-NJ: Prentice-Hall International, 1993.

HEURING, Vincent P. **Computer Systems Design and Architecture**. 2. ed. Upper Saddle River-NJ: Pearson Prentice Hall, 2004.

HARRIS, David Money. **Digital Design and Computer Architecture**. Amsterdam: Elsevier, 2007.